



Hi3521/Hi3520A Demo 单板 用户指南

文档版本 01

发布日期 2013-01-21

版权所有 © 深圳市海思半导体有限公司 2012~2013。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

深圳市海思半导体有限公司

地址： 深圳市龙岗区坂田华为基地华为电气生产中心 邮编：518129

网址： <http://www.hisilicon.com>

客户服务电话： +86-755-28788858

客户服务传真： +86-755-28357515

客户服务邮箱： support@hisilicon.com



前 言

概述

本文档主要介绍 Hi3521 Dmeb 单板基本功能特点和硬件特性、多功能硬件配置、软件调试操作使用方法。

产品版本

与本文档相对应的产品版本如下。

产品名称	产品版本
Hi3521 芯片	V100
Hi3520A 芯片	V100

读者对象

本文档（本指南）主要适用于以下工程师：

- 技术支持工程师
- 单板硬件开发工程师

修订记录

修订记录累积了每次文档更新的说明。最新版本的文档包含以前所有文档版本的更新内容。

修订日期	版本	修订说明
2013-01-21	01	增加表 2-1。
2012-06-15	00B01	第 1 次临时版本发布。



目 录

前 言.....	iii
1 概述.....	1-1
1.1 简介.....	1-1
1.2 功能特性.....	1-1
1.3 产品交付件清单.....	1-2
1.4 相关组件.....	1-3
2 硬件介绍.....	2-1
2.1 结构与接口.....	2-1
2.2 工作原理.....	2-3
2.3 Hi3521 Dmeb 板上各接口的使用情况.....	2-4
2.4 I ² C 地址.....	2-5
3 操作指南.....	3-1
3.1 注意事项.....	3-1
3.2 单板设置.....	3-1
3.2.1 Hi3521 Dmeb 板系统配置.....	3-2
3.2.2 VOU1120 与 VOU656 复用关系切换.....	3-5
3.2.3 I ² C 的选择.....	3-6
3.2.4 扣板接口.....	3-6
3.2.5 应用场景切换.....	3-9



插图目录

图 2-1 Hi3521 Dmeb 单板的对外接口结构示意图	2-1
图 2-2 Hi3521 Dmeb 单板功能框图	2-3
图 3-1 SW2 的位置示例	3-3
图 3-2 SW4 的位置示例	3-4
图 3-3 SW3 的位置示例	3-5
图 3-4 SW5 的位置示例	3-6
图 3-5 扣板插座 J7 管脚示意图	3-7
图 3-6 扣板插座 J8 管脚示意图	3-8



表格目录

表 1-1 存储器参数表	1-2
表 2-1 Hi3521 Dmeb 单板的对外接口说明	2-2
表 2-2 Hi3521 Dmeb 单板中的 SIO 使用情况.....	2-4
表 2-3 Hi3521 Dmeb 单板中的 SPI 使用情况	2-4
表 2-4 Hi3521 Dmeb 单板中的 USB 使用情况	2-5
表 3-1 单板上的拨码开关功能概览.....	3-1
表 3-2 启动模式与 SW2（S3、S2、S1）的拨码配置关系	3-2
表 3-3 Nand Flash 类型与拨码开关对应关系	3-4
表 3-4 不同应用场景下主板拨码.....	3-9



1 概述

1.1 简介

Hi3521 Dmeb 单板是针对海思 Hi3521 媒体处理芯片（以下简称 Hi3521 芯片）开发的集参考设计、芯片验证一体的硬件单板，用于给客户展示 Hi3521 芯片强大的多媒体接口和丰富的外围接口，同时为客户提供基于 Hi3521 芯片的硬件参考设计，使客户不需修改或者只需要简单修改参考设计的模块电路，就可以完成产品的硬件开发。Hi3521 Dmeb 单板支持 Hi3521 芯片的 SDK 开发、应用软件的开发和运行等。

Hi3521 Dmeb 单板通过串口和网口线与开发 PC 连接，可以作为一个基本开发系统使用，或实现更完全的开发系统或演示环境，此时连接如下设备或部件：

- 电视机或监视器
- 视频源
- 音频源及音箱
- USB 2.0 device 设备
- RealView -ICE 仿真器
- U 盘、SD Card 等存储设备
- PCIE 网卡



说明

海思公司提供成熟的 Hi-Boot 程序（即 U-Boot），这样，可以脱离仿真器，通过网络 TFTP 的方式进行软件调试。

1.2 功能特性

Hi3521 Dmeb 单板具有以下功能特性：

- Hi3521 提供 3 个 BT1120 接口：VIU0、VIU1、VOU1120，前两者支持 BT1120 输入，VOU1120 作为 BT1120 输出；另外还有 1 路 VOU656 作为 BT656 输出。
- 依据接口功能复用，VIU0 主要通过 CPLD 来选择对接的器件(通过拨码开关 SW6 控制)：



- 作为 2 路 BT656 输入接口，对接 2 路 TW2867，即 8 路 D1 输入；低 8bit 数据与 VIU0_VS（复用为 CLK）对接第 A 路 TW2867(I2C 地址：0x50)；高 8bit 数据与 VIU0_CLK 对接 B 路 TW2867(I2C 地址：0x54)。
- 作为 1 路 BT656 的输入接口；对接 TW2960，即 4 路 960H 输入；仅高 8bit 有效。
- 作为 BT1120 输入接口，对接 GV7601。
- 依据接口功能复用，VOU1120 或 VOU656 对接两种以上的器件，主要通过拨码开关 SW4 选择对接的器件：
VOU1120 接口：
 - 对接 SiI9022，作为 BT1120 接口输出
 - 作为 LCD 的 24bitRGB 信号输出
 VOU656 接口：
 - 对接 SD 卡，作为 BT656 接口输出
 - 作为 LCD 的 24bitRGB 信号输出
- Hi3521 自身支持一个 HDMI 信号输出，因此 Hi3521 Dmeb 板提供两个 HDMI 接口，另一个为 VOU1120 经 HDMI PHY 输出；
- Hi3521 提供一个 Gmac 接口，支持 RGMII 和 MII 模式，对于一个千兆以太网 PHY。
- 支持 2 路 CVBS、1 路 VGA 输出；
- 支持 2 路 SATA、2 路 USB 接口；
- 支持 1 个 RS232 标准串口，1200~115200bit/s 波特率；支持 1 路 RS485 接口；
- 支持 IR 红外接收口；
- 支持对讲输入输出；
- 支持 SD/MMC 卡。

Hi3521 Dmeb 单板支持的存储器参数(单个 DDRC)如表 1-1 所示。

表1-1 存储器参数表

存储器	数据位宽	频率	容量
DDR3 SDRAM	32bit	620MHz	2Gb x 2=4Gb
SPI NOR Flash	8bit	-	16MB
NAND Flash	8bit	-	2Gb

1.3 产品交付件清单

Hi3521 Dmeb 单板交付件主要包括以下物品：

- Hi3521 Dmeb 单板。
- 电源适配器，规格：输入 100V AC~240V AC，50Hz；输出 12V DC，6A。



1.4 相关组件

以下所列组件不包含在 Hi3521 Dmeb 单板的包装之内，但它们是用户程序调试过程中的必备组件，请自备。Hi3521 Dmeb 单板的相关组件包括：

- 视频源；
- 电视机、音响和摄像头等音视频接收设备。

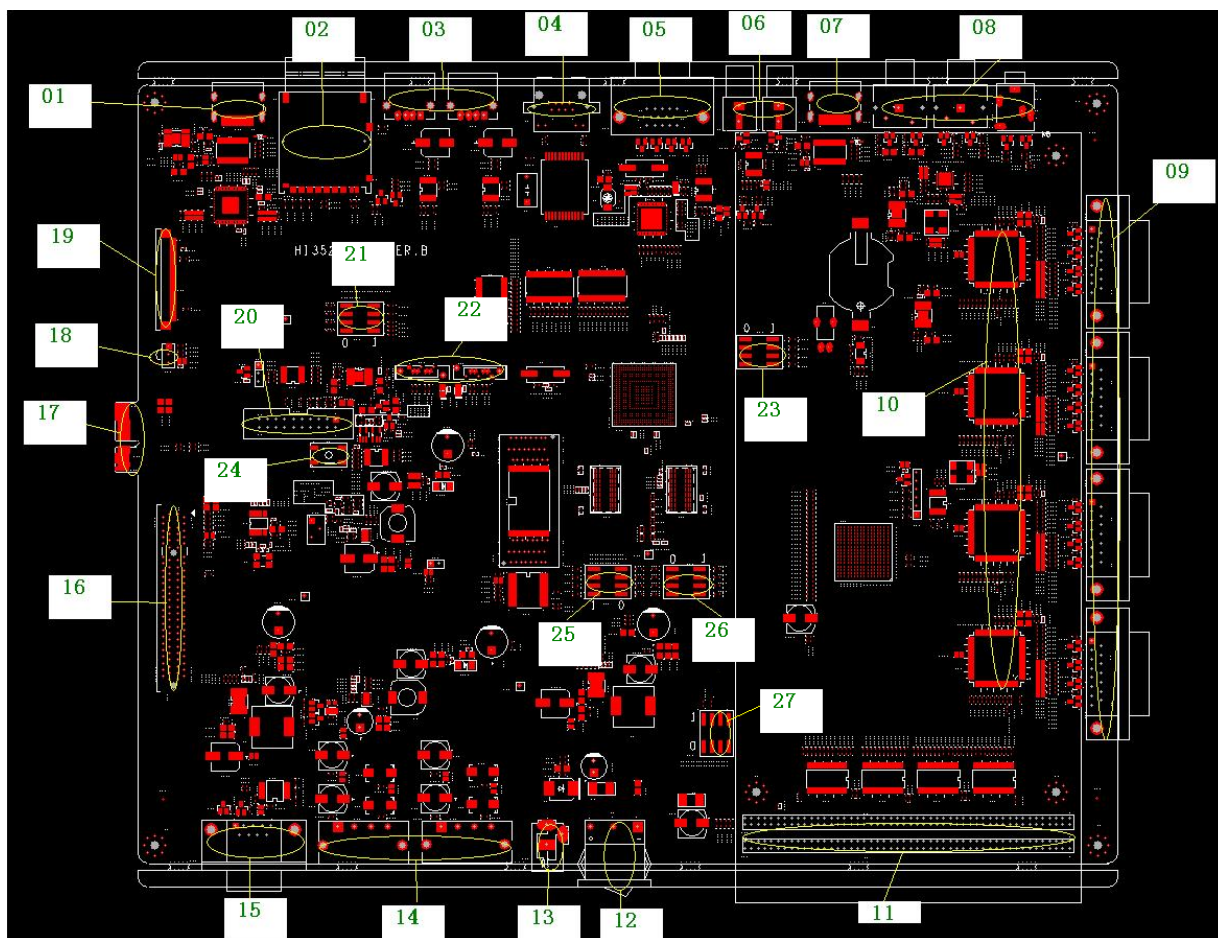


2 硬件介绍

2.1 结构与接口

Hi3521 Dmeb 单板的对外接口结构示意图如图 2-1 所示。

图2-1 Hi3521 Dmeb 单板的对外接口结构示意图



注：单板上的拨码开关操作请参看单板丝印。



各接口说明如表 2-1 所示。

表2-1 Hi3521 Dmeb 单板的对外接口说明

编号	描述
1	HDMI 接口
2	SD 卡插座
3	USB 插座
4	RJ45 网口插座
5	VGA 视频输出
6	CVBS 视频输出
7	HDMI 接口
8	音频对讲输入输出接口
9	16 路 D1(CIF)视频输入
10	4 路 TW2867
11	业务扣板接口
12	电源开关
13	12V 电源输入接口
14	SATA 电源接口
15	串口
16	PCIE 插槽(Hi3521/20A 不支持 PCIE)
17	PCIE 金手指
18	红外接收头
19	24bit RGB 信号插座
20	JTAG 接口
21	SW4
22	SATA 插座
23	SW6
24	复位按键
25	SW2
26	SW3
27	SW5



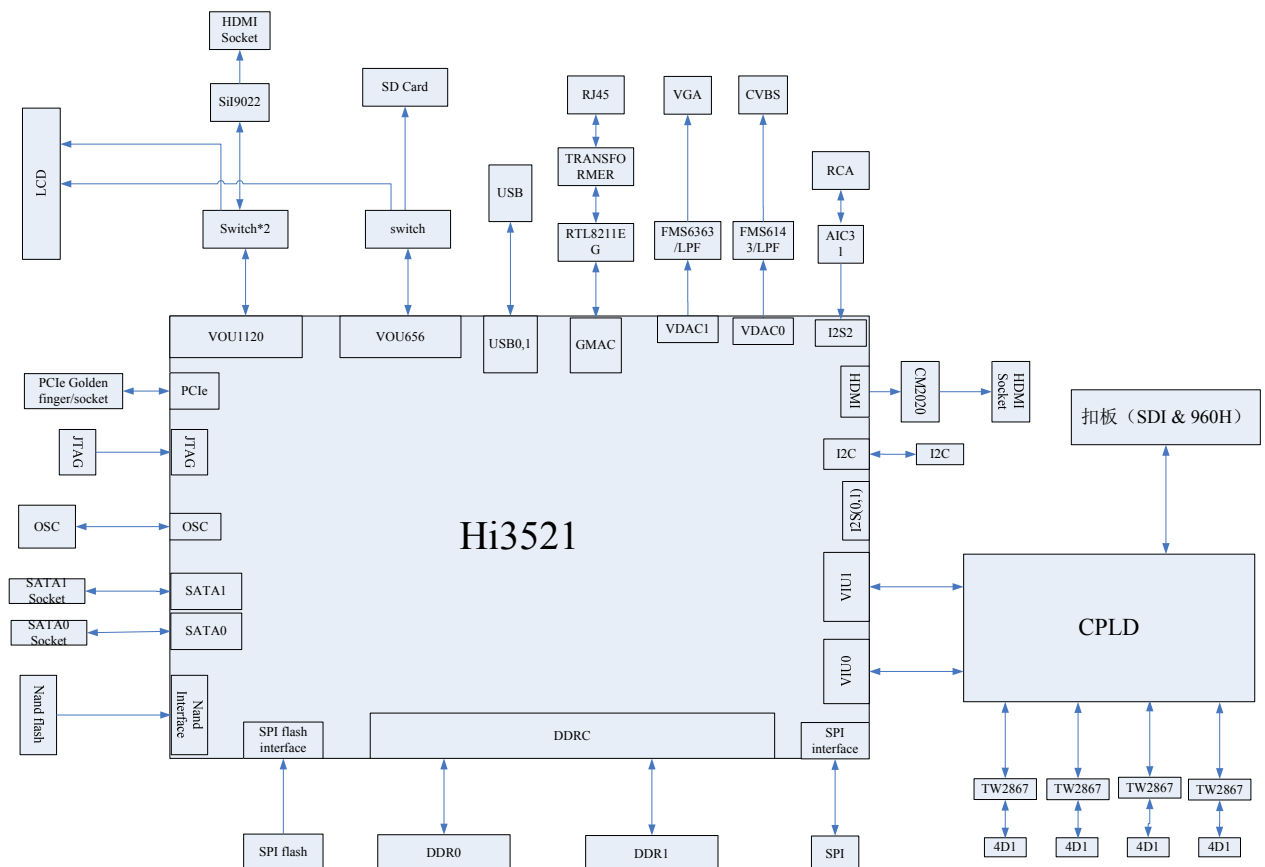
2.2 工作原理

Hi3521 Dmeb 单板主要承载了 HDVR 各种常用的接口电路。常用的接口电路包括：

- VI/VO 输入/输出电路，主要是 16D1、SDI 输入电路
- HDMI、CVBS、VGA、分量视频输出电路
- 网络接口电路
- RS232/485 接口电路
- 双 USB 接口电路
- SD Card 接口
- 双 SATA 接口电路

Hi3521 Dmeb 单板功能框图如图 2-2 所示。

图2-2 Hi3521 Dmeb 单板功能框图





2.3 Hi3521 Dmeb 板上各接口的使用情况

SIO 接口

SIO 接口模块的使用情况如表 2-2 所示。

表2-2 Hi3521 Dmeb 单板中的 SIO 使用情况

SIO 接口	SIO 管脚	实际使用功能描述
SIO0	SIO0_RCLK	连接至 TW2867 的 I2S 接口
	SIO0_RFS	连接至 TW2867 的 I2S 接口
	SIO0_DIN	连接至 TW2867 的 I2S 接口
SIO1	SIO1_RCLK	连接至 TW2867 的 I2S 接口
	SIO1_RFS	连接至 TW2867 的 I2S 接口
	SIO1_DIN	连接至 TW2867 的 I2S 接口
SIO2	SIO2_XCLK/GPIO7_6	接收 HDMI PHY SiI9022 的中断信号
	SIO2_XFS/GPIO7_7	连接 HDMI PHY SiI9022 的数据有效，即 HDMI_DV
	SIO2_RCLK/GPIO8_0	接收 AIC31 的 RCLK 信号
	SIO2_RFS/GPIO8_1	接收 AIC31 的 RFS 信号
	SIO2_DIN/GPIO8_2	接收 AIC31 的 DIN 信号
	SIO2_DOUT	接收 AIC31 的 DOUT 信号

SPI 接口

SPI 控制接口的使用情况如表 2-3 所示。

表2-3 Hi3521 Dmeb 单板中的 SPI 使用情况

信号管脚	作用
SPI_SCLK	SPI 接口的时钟信号，与 GV7601 的时钟信号对接。
SPI_SDO	SPI 接口的数据输出 SDO 信号，与 GV7601 的输入信号对接。
SPI_SDI	作为 SPI 接口的数据输入 SDI 信号，与 GV7601 的输出信号对接。
SPI_CSN0	作为 SPI 接口片选信号 CS0，与 GV7601 的片选对接。



信号管脚	作用
SPI_CSN1	作为 SPI 接口片选信号 CS1，与 GV7601 的片选对接。
SPI_CSN2	作为 SPI 接口片选信号 CS2，与 GV7601 的片选对接。
SPI_CSN3	作为 SPI 接口片选信号 CS3，与 GV7601 的片选对接。

USB 接口

USB 接口的使用情况如所表 2-4 所示。

表2-4 Hi3521 Dmeb 单板中的 USB 使用情况

管脚	功能
USB0_OVRCUR	USB0 接口的过流检测，低电平有效
USB0_PWREN	USB0 接口的上电使能 0: Power Off 1: Power ON
USB0_DM	USB0 接口的 DM 数据信号
USB0_DP	USB0 接口的 DP 数据信号
USB1_OVRCUR	USB1 接口的过流检测，低电平有效
USB1_PWREN	USB1 接口的上电使能 0: Power Off 1: Power ON
USB1_DM	USB1 接口的 DM 数据信号
USB1_DP	USB1 接口的 DP 数据信号

2.4 I²C 地址

Hi3521 Dmeb 单板的外围器件 I²C 地址配置如下：

- TW2867(4 片): 0x50, 0x54、0x52、0x56
- SiI9022: 0x72
- AIC31: 0x30
- RTC: 0x68



注意

需要使用扣板时，要保证扣板上 I²C 地址与主板上 I²C 地址不冲突，可通过主板上的开关切换。



3 操作指南

3.1 注意事项

Hi3521 Dmeb 单板适用于实验室或者工程开发环境。在开始操作之前，请先阅读以下注意事项：



注意

任何情况下均不能对单板进行热插拔操作。

- 在拆封单板包装与安装之前，为避免静电释放（ESD）对单板硬件造成损伤，请采取必要的防静电措施。
- 手持单板时请拿单板的边沿，不要触碰到单板上的外露金属部分，以免静电对单板元器件造成损坏。
- 请将 Hi3521 Dmeb 单板放置于干燥的平面上，并保证它们远离热源、电磁干扰源与辐射源、电磁辐射敏感设备（如：医疗设备）等。
- 请对照图 2-1，熟悉 Hi3521 Dmeb 单板的结构布局，确保能够在单板上辨认出可操作部件，如开关、连接器以及指示灯的位置。如果需要更多关于这些部件的详细信息，请参见“2 硬件介绍”。

3.2 单板设置

单板上的拨码开关功能概览如表 3-1 所示。

表3-1 单板上的拨码开关功能概览

拨码开关	S1	S2	S3	S4
SW2	BOOT_SEL[0:1]		BOOTROM_SEL	JTAG_SEL1
SW3	NF_BOOT_PIN[1:4]			



拨码开关	S1	S2	S3	S4
SW4	VOU1120 复用关系切换 VOU656 复用关系切换		JTAG_SEL0	NF_BOOT_PIN0
SW5	TW2867 与 TW2960 的 I ² C 选择			
SW6	应用场景切换			

3.2.1 Hi3521 Dmeb 板系统配置

- 通过配置 BOOTROM_SEL 和 BOOT_SEL[1:0]，系统选择从 SPI Flash、Nand Flash 或 BOOTROM 启动。SW2 的 S3、S2、S1 分别对应 BOOTROM_SEL、BOOT_SEL1 和 BOOT_SEL0。启动模式和拨码配置如表 3-2 所示。SW2 的位置示例如图 3-1 所示。



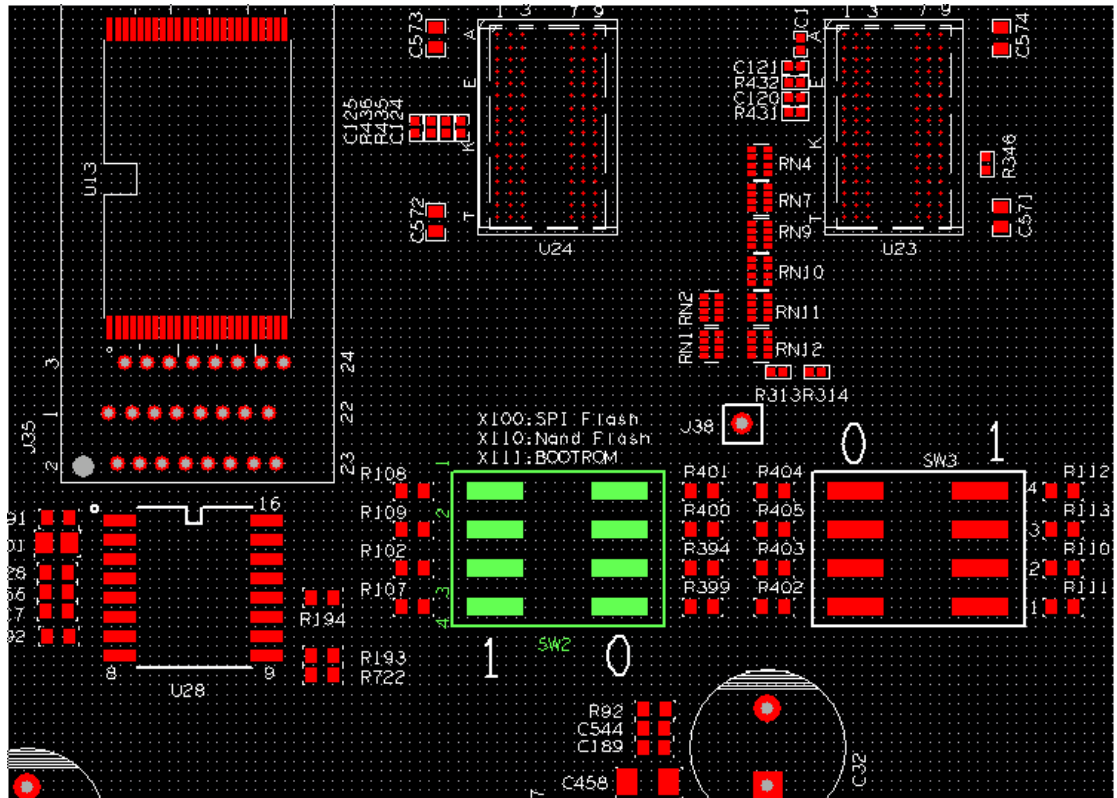
注意

- 必须按照表 3-2 设置拨码开关以选择对应的启动模式。
- 使用 FASTBOOT 时，S3 需要拨为 1；使用仿真器时，S3 需要拨为 0。

表3-2 启动模式与 SW2（S3、S2、S1）的拨码配置关系

启动模式	S3	S2	S1	备注
BOOTROM	1	0	0	从 BOOTROM 启动，如果 BOOTROM 检测到不需要和 PC 通信烧写程序，将从 SPI Flash 启动。
	1	1	0	从 BOOTROM 启动，如果 BOOTROM 检测到不需要和 PC 通信烧写程序，将从 Nand Flash 启动。
SPI Flash	0	0	0	从 SPI Flash 启动。
Nand Flash	0	1	0	从 Nand Flash 启动。

图3-1 SW2 的位置示例



- JTAG 连接模式控制的 JTAG_SEL[1:0]

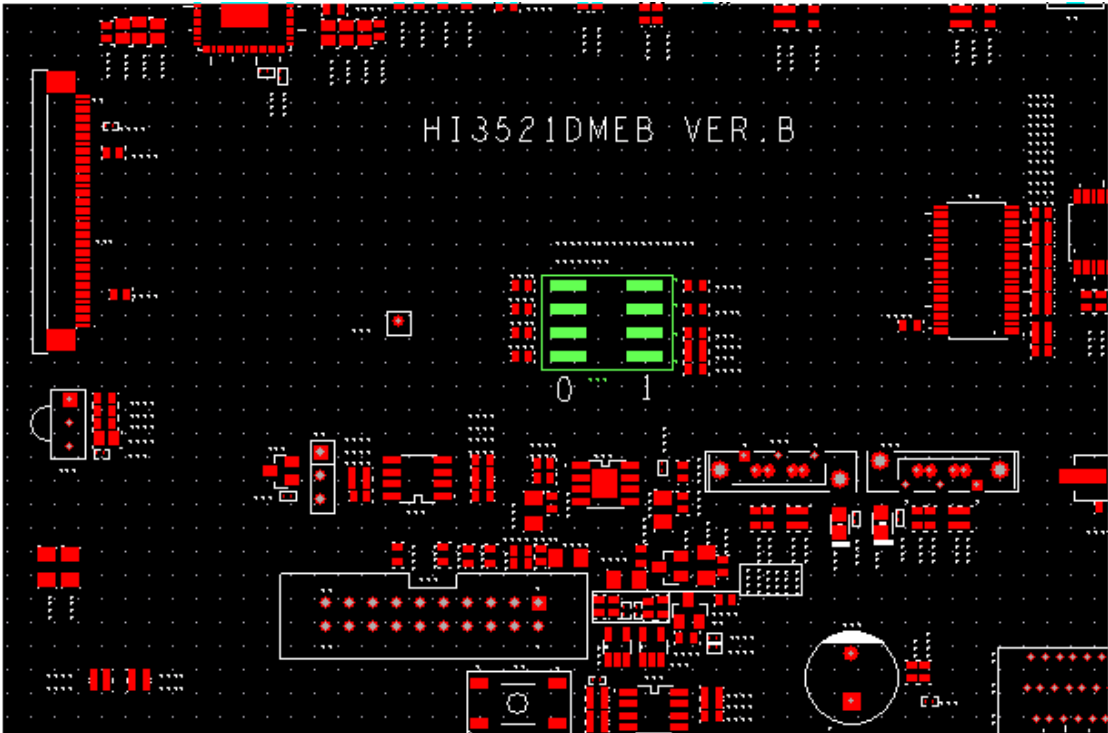
JTAG_SEL1 对应 SW2 的 S4, JTAG_SEL0 对应 SW4 的 S3。SW4 的位置示例如图 3-2 所示。

拨码配置如下：

- A9: SW2[0XXX], SW4[X0XX] (把 SW2 的 S4 拨成 0, SW4 的 S3 拨成 0)
- PCIE: SW2[0XXX], SW4[X1XX] (把 SW2 的 S4 拨成 0, SW4 的 S3 拨成 1)
- SATA: SW2[1XXX], SW4[X0XX] (把 SW2 的 S4 拨成 1, SW4 的 S3 拨成 0)



图3-2 SW4 的位置示例



- Nand Flash 配置
Nand Flash 的配置比较特殊，没有单独的 pin 脚分别配置 Page_Size、ECC_bit 和 ADDR_NUM；而是通过 5 个配置脚 NF_BOOT_PIN[4:0]统一管理 14 种不同的 Nanflash 配置。
NF_BOOT_PIN0 对应 SW4 的 pin4，NF_BOOT_PIN[4:1]对应的 SW3[4:1]。SW3 的位置示意如图 3-3 所示。
Nand Flash 类型与拨码开关配置如表 3-3 所示。如果不更换 Nand Flash 或者不做兼容性测试，只需按照默认配置即可。

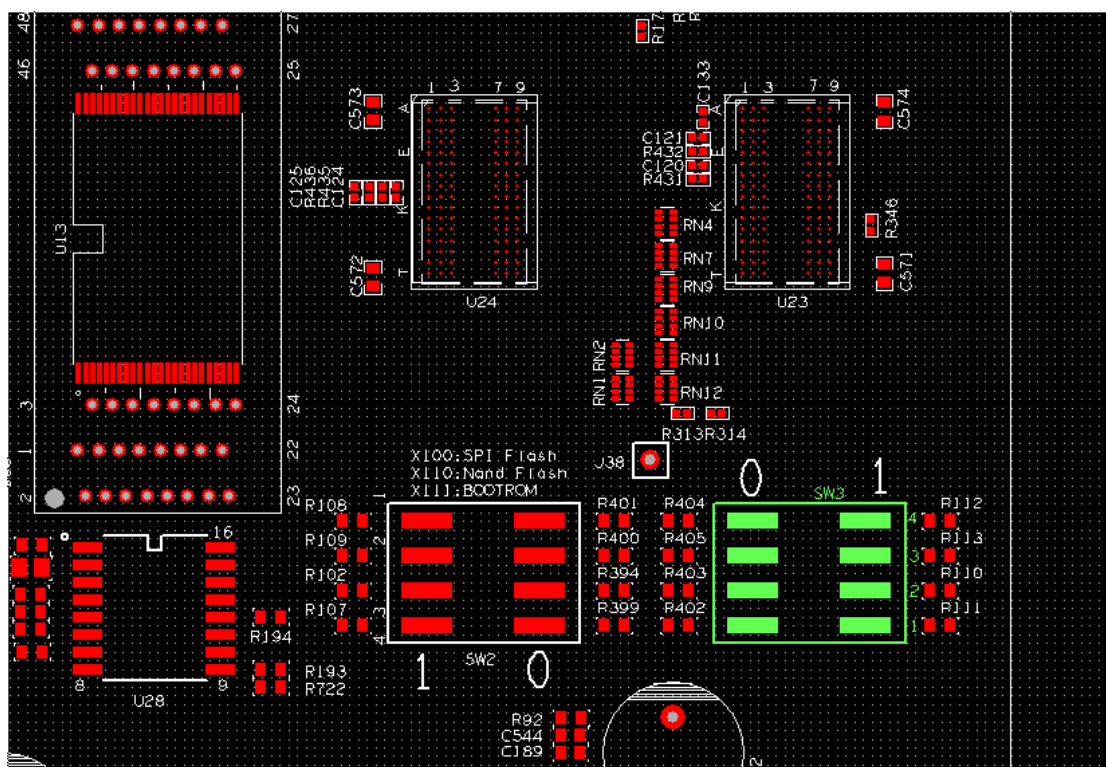
表3-3 Nand Flash 类型与拨码开关对应关系

NandFlash 类型	SW3 配置	SW4 配置
2k page size,1bit ecc,64page/block,5addr (default)	0000	1XXX
2k page size,4bit ecc,64page/block,5addr	0001	1XXX
2k page size,24bit ecc,64page/block,5addr	0010	1XXX
2k page size,1bit ecc,64page/block,4addr	0011	0XXX
4k page size,4bit ecc,128page/block,5addr	0100	0XXX
4k page size,4bit ecc,64page/block,5addr	0100	1XXX
2k page size,4bit ecc,64page/block,4addr	0101	0XXX
4k page size,24bit ecc,128page/block,5addr	0101	1XXX



NandFlash 类型	SW3 配置	SW4 配置
8k page size,24bit ecc,128page/block,5addr	0110	1XXX
8k page size,24bit ecc,64page/block,5addr	1000	0XXX
4k page size,24bit ecc,64page/block,5addr	1000	1XXX
4k page size,1bit ecc,64page/block,5addr	1001	1XXX
2k page size,4bit ecc,128page/block,5addr	1010	1XXX
2k page size,24bit ecc,128page/block,5addr	1100	1XXX

图3-3 SW3 的位置示例



3.2.2 VOU1120 与 VOU656 复用关系切换

VOU1120 复用成 HDMI 输出和 LCD 输出，VOU656 复用成 SD 卡和 LCD 输出，通过拨码开关 SW4 的 pin1 和 pin2 来切换，配置如下：

- SD Card & Sil9022(HDMI): SW4[XX01]
- LCD: SW4[XX10]



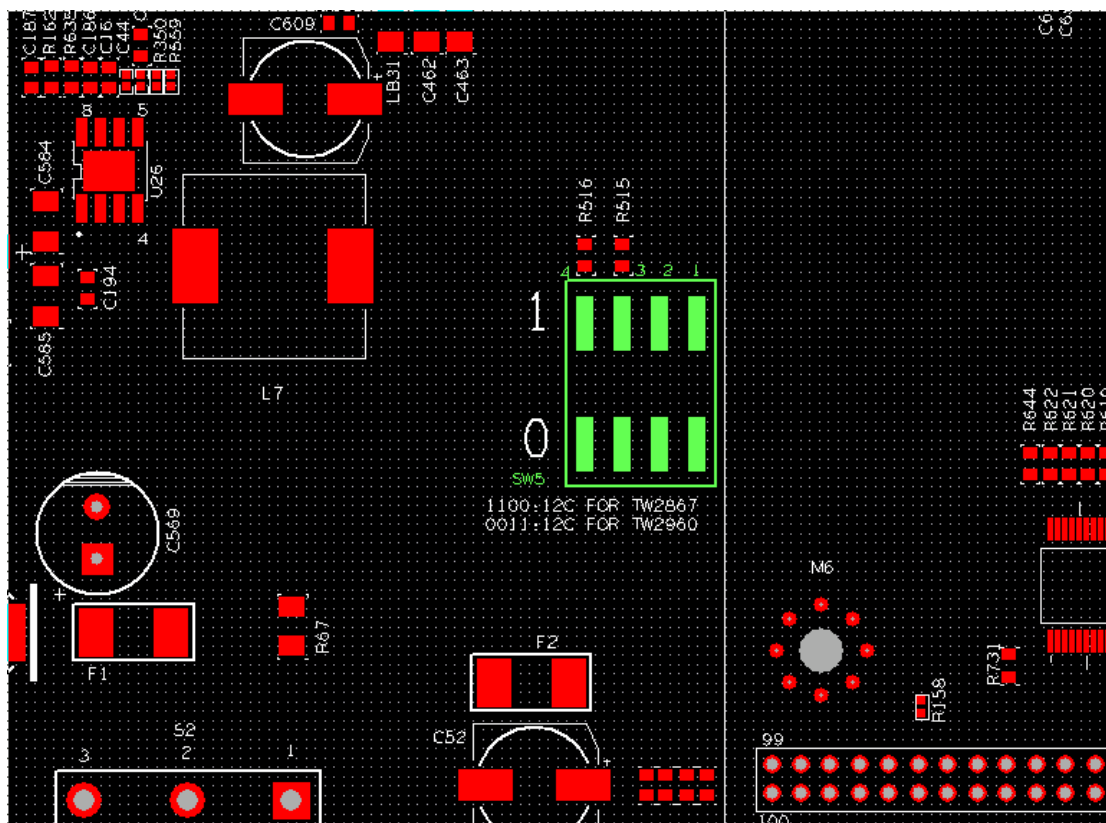
3.2.3 I²C 的选择

由于 TW2867 与 TW2960 的 I²C 地址冲突，所以当接入 960H 业务扣板时，需要对 I²C 进行选择，通过拨码开关 SW5 来实现。SW5 的位置示例如图 3-4 所示。

选择配置如下：

- I2C FOR TW2867: SW5[1100]
- I2C FOR TW2960: SW5[0011]

图3-4 SW5 的位置示例



•

3.2.4 扣板接口



说明

客户可根据需要自行设计扣板电路。此处仅对扣板插座 J7 和 J8 进行说明，如需要了解更多信息请咨询 FAE。

扣板插座 J7 和 J8 管脚如所图 3-5 和图 3-6 所示。

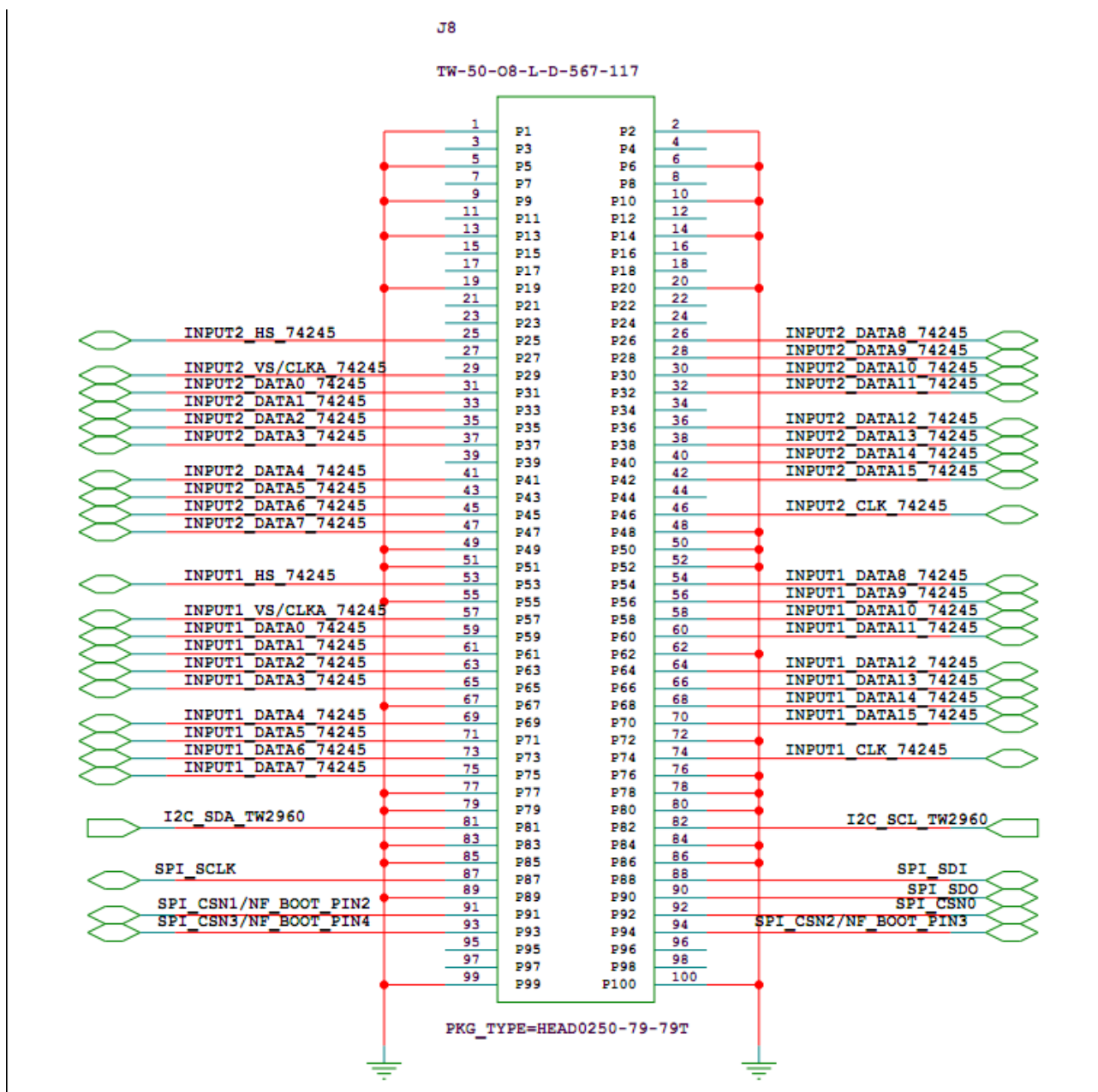


图3-5 扣板插座 J7 管脚示意图





图3-6 扣板插座 J8 管脚示意图



扣板接口插座均可与 Hi3521 上的高清 SDI 扣板和 960H 扣板对接，从而实现高清和 960H 的场景输入，其包含以下模块电路：

- 2 路 BT1120 输入
- 1 路 I²C 输出
- 1 路 SPI 输出（4 个 CS）
- 4 路 SIO 输入输出
- 复位输出



3.2.5 应用场景切换

当应用场景切换时，要调整主板拨码，如表 3-4 所示。

表3-4 不同应用场景下主板拨码

单板版本	场景	主板拨码
Hi3521 DMEB	16 路 CIF	SW6: 0000 SW5: 1100
	8 路 D1	SW6: 0001 SW5: 1100
	8 路 960H	SW6: 1100 SW5: 0011
	4 路 720P	SW6: 1000
	2 路 1080P	SW6: 1000
	1 路 720P &7 路 D1	SW6: 1001